**VLIW:**

El procesador VLIW es una variante del procesador superescalar, en la que todo lo lleva a cabo el compilador.

Reduce el trabajo del front-end del procesador.

Aumenta la capacidad de computación debido a que puede ejecutar varias instrucciones al mismo tiempo (el itanium (de Intel) hasta 3).

Inicialmente se pretendía que esta arquitectura fuera la predecesora de x86 aunque finalmente no resultó así debido a que los costes de memoria, el tamaño del DIE y problemas con potencia, no permitieron que fuera viable. Por lo tanto, la arquitectura que se utilizó para la implementación de estos procesadores fue IA-64 (distinto a X86-64).

El trabajo que realiza el front-end para mantener varias instrucciones en el aire es drásticamente mayor que el supuesto rendimiento que otorga por lo que es bastante ineficiente en este sentido.

La dependencia se resuelve en el orden de instrucciones que realiza el compilador. El VLIW intenta atajar este problema dándole más trabajo al compilador (ILP). Por lo tanto la principal característica de los procesadores VLIW es que son capaces de “tratar varias instrucciones como una sola” por parte del compilador.

Estos compiladores son muy sofisticados.

Por lo tanto cambia el trabajo realizado por el front-end a un software que es más versátil y, en teoría, más fácil de mejorar que una arquitectura de CPU.

El vliw se encuentra presente en sistemas empotrados/embebidos en los cuales son sistemas de pocas funciones computacionales, de uso específico.

En una máquina CISC superescalar x86-64 dentro del front-end se encuentra la L1 de instrucciones donde se encuentran todas las instrucciones y gracias a la actuación de un decodificador (traductor), se transforman las instrucciones CISC en RISC que luego pasarán a la fase de ejecución donde serán ejecutadas dichas instrucciones RISC en distintas ALU’s.

Para la ejecución de las instrucciones de tipo RISC se empaquetan de tres en tres y una plantilla (total de 128 bits). En la plantilla se dice a groso modo qué tres instrucciones van en el mismo paquete y con ello se le ordena al procesador que lance las tres instrucciones que van dentro del paquete a la vez.

En una máquina CISC VLIW x86-64 dentro del front-end del procesador no se realizan tantas tareas, sino que se deja todo ese trabajo en manos del compilador.